

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-352927

(43)Date of publication of application : 24.12.1999

(51)Int.Cl. G09G 3/28
G09G 3/20
G09G 3/20

(21)Application number : 10-156362

(71)Applicant : NEC CORP

(22)Date of filing : 04.06.1998

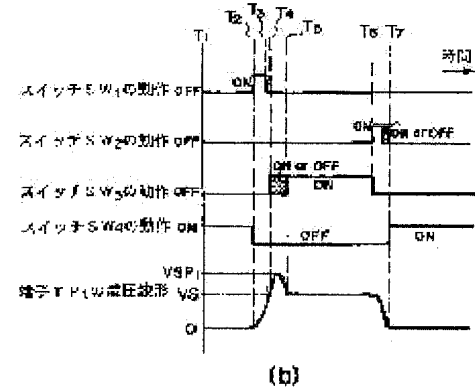
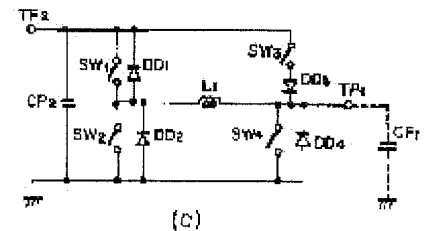
(72)Inventor : SANO YOSHIO

(54) DRIVING UNIT FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce required electric power consumption by driving a plasma display panel using a highly efficient drive wave form while regenerating electric power.

SOLUTION: A switch SW4 is opened and a switch SW1 is closed at a time T2 to be charged to a panel capacitance CP1. The switch SW1 is opened at a time T3 when a voltage of a terminal TP1 is one-half or more of a voltage of a connecting terminal TP2 and a VS or less. A switch SW3 is turned on from a time T4 when the voltage of the terminal TP1 comes to a holding voltage or more to a time T5 when returned to the holding voltage, a diode DD3 is made conductive, and the voltage of the terminal TP1 is clamped to the holding voltage. Although the switch SW3 is opened and the SW2 is closed at a time T6, the switch SW2 is opened before a time T7 because electric power is spent wastefully by a current owing to electromotive force, and energy of a coil L1 is recovered into a capacitor CP2. The diode DD3 is connected to the switch SW3 in series to generate a holding pulse voltage wave form for overshoot while functioning an electric power regenerating circuit.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-352927

(43)公開日 平成11年(1999)12月24日

(51)Int.Cl. ⁸	識別記号	F I
G 0 9 G 3/28		C 0 9 G 3/28 J
3/20	6 2 1	3/20 6 2 1 C
	6 2 4	6 2 4 L

審査請求 有 請求項の数9 O L (全 23 頁)

(21)出願番号 特願平10-156362

(22)出願日 平成10年(1998)6月4日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 佐野 与志雄

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 山下 穰平

(54)【発明の名称】 プラズマディスプレイパネルの駆動装置

(57)【要約】

【課題】 プラズマディスプレイパネルの消費電力を低減させるべく維持パルスを改善する。

【解決手段】 電極間に放電を起こさせた後に、両電極に維持パルスを加えることで、放電を維持するプラズマディスプレイパネルの駆動装置において、前記維持パルス印加による電力の回収を行いつつ、維持パルス波形の前縁においてオーバーシュート波形を発生させる維持パルス発生回路を有する。

【特許請求の範囲】

【請求項1】 電極間に放電を起こさせた後に、両電極に維持パルスを加えることで、放電を維持するプラズマディスプレイパネルの駆動装置において、前記維持パルス印加による電力の回収を行いつつ、維持パルス波形の前縁においてオーバーシュート波形を発生させる維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項2】 請求項1に記載のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と基準電圧端子との間に接続する電力回収容量手段、この直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続するコイル、一端を前記直流電圧入力端子に接続し他端を前記コイルの他端に接続する第1のスイッチ、一端を前記直流電圧入力端子に接続し他端を前記コイルの他端に接続する第1の整流手段、一端を前記基準電圧端子に接続し他端を前記コイルの他端に接続する第2のスイッチ、一端を前記基準電圧端子に接続し他端を前記コイルの他端に接続する第2の整流手段、を少なくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項3】 請求項1に記載のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える第1の直流電圧入力端子、この第1の直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し他端を基準電圧端子に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続する第1および第2のコイル、一端を前記基準電圧端子に接続する電力回収容量手段、一端を第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、前記第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段

と第2のスイッチ、一端を第2のコイルの他端に接続し、他端を第2の直流電圧端子に接続する直列接続した第5の整流手段と第5のスイッチ、一端を第2のコイルの他端に接続し、他端を前記第2の直流電圧端子に接続する、第5の整流手段と極性が逆になるようにするべく直列接続した第6の整流手段と第6のスイッチ、をすくなくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項4】 電力回収コイルの両端に直流電圧を印加して該電力回収コイルに磁気エネルギーを蓄積した後、前記電力回収コイルとプラズマディスプレイパネルの面放電電極を接続してプラズマディスプレイパネルに維持パルスを印加し、または維持パルスを取り去る維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項5】 請求項1又は請求項4に記載のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を基準電圧端子に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続する第1および第2のコイル、一端を前記基準電圧端子に接続する電力回収容量手段、一端を前記第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を前記第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段と第2のスイッチ、一端を前記第2のコイルの他端に接続し、他端を第2の直流電圧端子に接続する第5の整流手段、をすくなくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項6】 請求項1又は請求項4に記載のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を基準電圧端子に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を前記

基準電圧端子に接続する第4の整流手段、
一端を前記維持パルスの出力端子に接続するコイル、
一端を前記基準電圧端子に接続する電力回収容量手段、
一端を前記コイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、
一端を前記コイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段と第2のスイッチ、
一端を前記コイルの他端に接続し、他端を前記直流電圧入力端子に接続する、直列接続した第5の整流手段と抵抗、
をすくなくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。
【請求項7】 請求項1又は請求項4に記載のプラズマディスプレイパネルの駆動装置において、
維持パルス電圧を与える直流電圧入力端子、
この直流電圧入力端子と維持パルスの第1の出力端子との間に接続する、直列接続した第2の整流手段と第2のスイッチ、
前記直流電圧入力端子と維持パルスの第2の出力端子との間に接続する、直列接続した第4の整流手段と第4のスイッチ、
一端を前記第1の出力端子に接続し、他端を基準電圧端子に接続する、直列接続した第1の整流手段と第1のスイッチ、
一端を前記第2の出力端子に接続し、他端を基準電圧端子に接続する、直列接続した第3の整流手段と第3のスイッチ、
一端を前記第2の出力端子に接続するコイル、
一端を前記コイルの他端に接続し、他端を前記第1の出力端子に接続する、直列接続した第5の整流手段と第5のスイッチ、
一端を前記コイルの他端に接続し、他端を前記第1の出力端子に接続し、前記第5の整流手段と極性が逆になるようにするべく直列接続した第6の整流手段と第6のスイッチ、
前記コイルに並列接続される抵抗、
をすくなくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。
【請求項8】 請求項1又は請求項4に記載のプラズマディスプレイパネルの駆動装置において、
維持パルス電圧を与える直流電圧入力端子、
この直流電圧入力端子と維持パルスの第1の出力端子との間に接続する、直列接続した第2の整流手段と第2のスイッチ、
前記直流電圧入力端子と維持パルスの第2の出力端子との間に接続する、直列接続した第4の整流手段と第4のスイッチ、

一端を前記第1の出力端子に接続し、他端を基準電圧端子に接続する、直列接続した第1の整流手段と第1のスイッチ、
一端を前記第2の出力端子に接続し、他端を前記基準電圧端子に接続する、直列接続した第3の整流手段と第3のスイッチ、
一端を前記第1の出力端子に接続し、他端を前記第2の出力端子に接続する、直列接続した第5の整流手段と第5のスイッチと第1のコイル、
一端を前記第1の出力端子に接続し、他端を前記第2の出力端子に接続する、前記第5の整流手段と逆極性に接続するべく直列接続した第6の整流手段と第6のスイッチと第2のコイル、
一端を前記第1のコイルと前記第5の整流手段の接続点に接続し、他端を前記基準電圧端子に接続した第7の整流手段、
一端を前記第2のコイルと前記第6の整流手段の接続点に接続し、他端を前記基準電圧端子に接続した第8の整流手段、
をすくなくとも備える維持パルス発生回路を有することを特徴とするプラズマディスプレイパネルの駆動装置。
【請求項9】 請求項2、3、5、6のいずれかの請求項に記載のプラズマディスプレイパネルの駆動装置において、
前記維持パルス発生回路は、走査側維持パルス発生回路および／または維持側維持パルス発生回路であることを特徴とするプラズマディスプレイパネルの駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はプラズマディスプレイパネルの駆動装置に係わり、特に情報端末機器やパーソナルコンピュータ、あるいはテレビジョン等の画像表示装置として用いられる、大容量・高精細のプラズマディスプレイパネルを従来よりも簡易な構成とできる両側放電電極を有するプラズマディスプレイパネルの駆動装置に関する。

【0002】

【従来の技術】プラズマディスプレイパネルは構造が簡単で大画面化が容易であり、またパネルを作成する基板として窓ガラスなどに広範に用いられている安価なソーダガラスを用いることができるなどの利点を有している。

【0003】プラズマディスプレイパネルはソーダガラス等よりなる2枚の透明絶縁基板を用い、それぞれの透明絶縁基板上に、電極や表示の単位となる画素を区切るための隔壁などを形成し、これら構造物を形成した2枚の透明絶縁基板を張り合わせ、放電用のガスを封入して完成する。プラズマディスプレイパネルは、例えば、隔壁の高さを0.2mm程度、透明絶縁基板の厚さを3mm程度とすることができ、非常に薄型で軽量のディスプレイ

レイを作ることができる。

【0004】したがって、このような特長を生かして、プラズマディスプレイパネルは特に近年進展が著しいパーソナルコンピュータやオフィスワークステーション、ないしは発展が期待されている大画面の壁掛けテレビ等に用いられようとしている。

【0005】プラズマディスプレイパネルは、パネル構造の違いにより大別してDC型とAC型に分類される。DC型は電極が直接放電ガスに接しており、一度放電が起こるとDC電流が流れ続けるためDC型と呼ばれる。一方、AC型は、電極と放電ガスの間に絶縁層が介在するので、電流は電圧印加後1マイクロ秒程度の短時間パルス状に流れて収束する。電流は絶縁層の静電容量に制限されて流れる。絶縁層はコンデンサとして働くので、ACパルスを印加することによりパルス状の発光が繰り返され、表示がなされる。このためAC型と呼ばれる。

【0006】DC型は構造が簡単であるが、電極が直接放電にさらされるため電極の消耗が激しく長寿命を得ることが難しい。AC型は絶縁層を形成する手間と費用がかかるが、電極が絶縁層で覆われているため寿命が長い。また、高輝度発光を可能にするメモリーと呼ばれる機能を容易に実現できるため近年開発が進んでいる。本願発明は、このACメモリー型プラズマディスプレイパネルを対象として説明する。以下でACメモリー型プラズマディスプレイパネルの構造を説明し、さらにACメモリー型プラズマディスプレイパネルの従来の駆動方法と駆動装置について説明する。

【0007】以下、ACメモリー型プラズマディスプレイパネルの構造を説明する。図9は特開平7-295506号公報に示されている一般に面放電型と呼ばれている電極構成を有するACメモリー型プラズマディスプレイパネルの構造を示したものである。図9において、(a)は平面図、(b)は(a)のx-x'断面図である。

【0008】このプラズマディスプレイパネル10は、基礎となる構成物として、プラズマディスプレイパネル10の構造物を載せるとともに放電ガスの容器の一部となり、また表示発光を取り出すために透明である3mm厚のソーダガラスよりなる第1絶縁基板11、第1絶縁基板11に平行対峙して配置される、第1絶縁基板11と同じく3mm厚のソーダガラスよりなる第2絶縁基板12を有する。

【0009】第1絶縁基板11の上には、この第1絶縁基板11上に平行でかつ交互に形成される透明導電膜よりなる複数の維持電極13a、維持電極13aと同じく透明導電膜よりなる複数の走査電極13b、該維持電極13aや該走査電極13b上に配置され、該維持電極13aや該走査電極13bに十分な電流を供給するための銀の厚膜よりなる金属電極13c、維持電極13a、走査電極13b、及び金属電極13cを覆う厚膜の透明グ

レーズよりなる絶縁層18a、絶縁層18aを放電より保護する厚さ1 μ m程度のMgO等よりなる保護層19、が形成される。なお、維持電極13a、走査電極13bは同一面上に形成されているため面放電電極と呼ぶ。

【0010】また、第2絶縁基板12上には、銀の厚膜よりなる複数の列電極14、列電極14と第2絶縁基板12を覆う厚膜の絶縁層18b、放電ガス空間を確保するとともに画素を区切る厚膜の隔壁16、放電ガスの放電により発生する紫外光を可視光に変換する $Zn_2SiO_4:Mn$ などよりなる蛍光体17、が形成される。

【0011】上記のように構成物がそれぞれ形成されたこれら2枚の絶縁基板11、12は、この後で図10に示すようにその周辺部が低融点ガラスにより貼り合わされ、2枚の絶縁基板11、12が挟み込む空間が放電ガス空間15となる。放電ガス空間15には例えば全圧500Torrで、3%のXeを混合した、7対3のHeとNeよりなる放電ガスなどが充填される。

【0012】図9(a)において、縦・横の隔壁16で囲まれた区画が放電セルを形成し画素20となる。あとで図10において説明する走査電極 Si ($i=1, 2, \dots, m$)と列電極 Dj ($j=1, 2, \dots, n$)の交点の画素を a_{ij} で示す。図9(b)の蛍光体17を画素毎に赤、緑、青の3色に塗り分ければ、フルカラー表示可能なプラズマディスプレイパネルが得られる。このプラズマディスプレイパネルの表示方向は、図9

(b)の上面(第2絶縁基板側)あるいは下面(第1の絶縁基板側)のどちらでも可能であるが、この例の場合は下面の方が蛍光体の発光部分を直接目視するスタイルとなり、より高い輝度を得られるので好ましい。

【0013】次に、プラズマディスプレイパネルの電極のみに着目した平面図を図10に示す。図10において、10はプラズマディスプレイパネル、21は第1絶縁基板11と第2絶縁基板12を貼り合わせ、内部に放電ガスを封入し気密にシールする低融点ガラスよりなるシール部、 $C1, C2, \dots, Cm$ は維持電極13a、 $S1, S2, \dots, Sm$ は走査電極13b、 $D1, D2, \dots, Dn-1, Dn$ は列電極14である。

【0014】実際のプラズマディスプレイパネルとしては、たとえばVGA方式の場合には走査電極 $S1, S2, \dots, Sm$ は480本、維持電極 $C1, C2, \dots, Cm$ は480本、列電極 $D1, D2, \dots, Dn-1, Dn$ は1920本である。

【0015】表示部分の対角寸法が33インチの場合、各画素のピッチは列電極間は0.35mm、走査電極間は1.05mmである。走査電極と列電極の距離は0.15mmである。

【0016】つぎに、このようなプラズマディスプレイパネルを用いて階調表示を行う方法を説明する。プラズ

マディスプレイパネルでは、他のデバイスと異なり印加電圧の変更により高輝度の階調表示を行うことは困難であり、一般的には発光回数を制御して階調表示を行う。特に、高輝度の階調表示を行うには以下で述べるサブフィールド法が用いられる。

【0017】図11において、横軸は時間であり、縦軸は、走査電極を表している。1フィールドの間に1枚の画像が送られる。1フィールドの時間は個々のコンピュータや放送システムによって異なるが、おおむね1/50秒から1/75秒の範囲内に設定されていることが多い。

【0018】プラズマディスプレイパネルによる階調画像表示では、図11のように1フィールドをk個のサブフィールド(図11の場合はSF1~SF6のk=6個のサブフィールド)に分割している。各サブフィールドは、図12で説明する消去パルス35、予備放電パルス36、予備放電消去パルス37、走査パルス33、およびデータパルス34、により表示データを書き込むための書き込み期間、表示発光のための維持期間、より構成されている。なお、書き込み期間においては消去パルス35、予備放電パルス36、予備放電消去パルス37は省略してもよい。

【0019】各画素の発光輝度はそれぞれのサブフィールドにおける各画素の維持放電の発光回数を 2^n で重みづけて、次のように制御する。

【0020】

【数1】

$$\text{輝度} = \sum_{n=1}^k (L1 \times 2^{n-1}) \times a_n$$

nはサブフィールドの番号であり、もっとも輝度が低いサブフィールドを1、もっとも輝度が高いサブフィールドをkとする。L1はもっとも輝度が低いサブフィールドの輝度であり、 a_n は1または0の値をとる変数で、n番目のサブフィールドにおいて当該画素を発光させる場合は1、発光させない場合はゼロである。各サブフィールドの発行輝度が異なることから、各サブフィールドの点灯・非点灯を選択することで、輝度を制御できる。

【0021】図11はk=6の場合を示しているので、赤、緑、青のカラー画素を一組としてカラー表示を行う場合は、各色で $2^k = 2^6 = 64$ 段階の階調表現ができる。色数としては、 $64^3 = 262144$ 色(黒を含む)の表示ができる。k=1であれば、1フィールド=1サブフィールドであり、各色で2階調(オンかオフ)の表示ができる。色数としては $2^3 = 8$ 色(黒を含む)の表示ができる。

【0022】図12は、図9、図10に示したプラズマディスプレイパネルの、1つのサブフィールドにおける駆動電圧波形、及び発光波形の一例を示す図である。波形(A)は、維持電極C1, C2, ..., Cmに印加

する電圧波形、波形(B)は、走査電極S1に印加する電圧波形、波形(C)は、走査電極S2に印加する電圧波形、波形(D)は、走査電極Smに印加する電圧波形、波形(E)は、列電極D1に印加する電圧波形、波形(F)は、列電極D2に印加する電圧波形、波形(G)は、画素a11の発光波形、を示している。波形(E)や波形(F)の斜線を有するパルスは、書き込みすべきデータの有無に従ってパルスの有無が決定されていることを示す。データ電圧波形として、図12では画素a11、a22にデータを書き込む場合を示している。3行目以降の画素については、データの有無により表示が行われることを示している。

【0023】維持電極C1, C2, ..., Cmには、維持パルス31と予備放電パルス36を印加する。また、走査電極S1, S2, ..., Smには、これらの電極に共通した維持パルス32、消去パルス35、および予備放電消去パルス37のほか、各走査電極に独立したタイミングで走査パルス33を線順次に印加する。各列電極Dj(j=1, 2, ..., n)には、発光データがある場合は、データパルス34を走査パルス33に同期して印加する。

【0024】図9、図10に示した構成のプラズマディスプレイパネルにおいては、まず走査電極13bに印加された消去パルス35によって、直前のサブフィールドで発光していた画素の維持放電を消去する。つぎに、維持電極13aに印加された予備放電パルス36により、全ての画素を1度強制的に放電させ、さらに走査電極13bに印加された予備放電消去パルス37で予備放電を消す。これにより、つぎに印加する走査パルスでの書き込み放電を起こり易くしている。

【0025】予備放電を消去後、走査電極と列電極の間に同じタイミングで走査パルス33とデータパルス34を印加して書き込み放電を行わせると、書き込み放電と同時に走査電極と維持電極の間にも放電が発生する。これを書き込み維持放電と呼ぶ。その後は隣り合う維持電極と走査電極の間で、維持パルス31と維持パルス32により維持放電が持続される。また、走査パルス33のみ、またはデータパルス34のみが印加された場合は書き込み放電は発生せず、その後の維持放電も発生しない。このような機能はメモリー機能と呼ばれる。維持放電の回数により、各サブフィールドの発光輝度が制御される。

【0026】つぎに、従来のプラズマディスプレイパネルの駆動装置の回路ブロックの構成を示した図13を参照すると、41はプラズマディスプレイパネルの画素群、42は予備放電パルス36の発生回路、43は電力回収回路を有する維持側の維持パルス31の発生回路、44は走査側の消去パルス35や予備放電消去パルス37を発生する回路、45は走査パルス33を発生する回路、46は複数の走査電極に混合回路47を介して接続

される、電力回収回路を有する維持パルス32の発生回路、47は走査側の維持パルスと走査パルスを混合する回路、TP1は維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、である。

【0027】プラズマディスプレイパネルは静電容量が大きい、静電容量の充放電電力を回収するいわゆる電力回収回路を用いて維持パルスの充放電電力を回収し、電力消費が少なくなる回路が維持側維持パルス発生回路43や走査側維持パルス発生回路46に用いられる(特開昭61-132997号公報)。

【0028】この第1の従来例の基本回路と動作を説明する。図14を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量、CP101は直流電源出力のコンデンサ、CP102は回路内の浮遊容量などを含む外部容量、SW101、SW102、SW103、SW104は高電圧のスイッチ、DD101、DD102、DD103、DD104はダイオード、L101は電力回収用のコイル、TP1は図13に示した維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、TP2は維持パルス電圧(VS)を与える直流電源を接続する端子である。

【0029】図14に示した回路の動作を図15を参照して簡単に説明すると、まず時刻T101において維持パルス電圧を与えるためにスイッチSW104を開きスイッチSW101を閉じてコイルL101を通してパネル容量CP1、外部容量CP102を充電する。端子TP1の電圧が直流電源の接続端子TP2の電圧(VS)より高くなる時刻T102においてダイオードDD103が導通し、端子TP1の電圧は端子TP2の電圧(VS)にクランプされる。

【0030】このとき、スイッチSW101を閉じたままにしておくと、コイルL101、ダイオードDD103、スイッチSW101の閉回路をコイルL101の起電力による電流が流れる。この電力はこの閉回路内で無駄に消費されてしまうので、端子TP1の電圧が端子TP2の電圧より高くなった時刻T102に精確に同期してスイッチSW101を開く。このようにすれば、コイルL101に蓄えられたエネルギーはコイルL101、ダイオードDD103、コンデンサCP101、ダイオードDD102を通して端子TP2につながっているコンデンサCP101に回収される。

【0031】つぎに、端子TP1の電圧が端子TP2の電圧より高くなった時刻T102で、スイッチSW103を閉じ、端子TP2を通して直流電源に接続し、端子TP1の電圧を維持パルス電圧(VS)に固定する。

【0032】つぎに、維持パルス電圧を取り去るには、時刻T103においてスイッチSW103を開き、同時にスイッチSW102を閉じる。すると、コイルL101を通して、端子TP1はゼロ電圧に落ちてゆく。端子

TP1の電圧がゼロ電圧より低くなる時刻T104においてダイオードDD104が導通し、端子TP1はゼロ電圧にクランプされる。

【0033】このとき、スイッチSW102を閉じたままにしておくと、コイルL101、スイッチSW102、ダイオードDD104の閉回路をコイルL101の起電力による電流が流れる。この電力はこの閉回路内で無駄に消費されてしまうので、端子TP1の電圧がゼロ電圧より低くなった時刻T104に精確に同期してスイッチSW102を開く。このようにすれば、コイルL101に蓄えられたエネルギーはコイルL101、ダイオードDD101、コンデンサCP101、ダイオードDD104を通して端子TP2につながっているコンデンサCP101に回収される。

【0034】上記の例では正極性のパルス電圧を発生しているが、従来の駆動波形を示す図12では負極性のパルスを用いている。この場合は電源端子TP2に負極性の直流電圧を印加し、ダイオードDD101～DD104の極性を逆にすればよい。

【0035】以上述べたように、効率よく電力回収を行うにはスイッチSW101、SW102のオフするタイミングを精確に調整することが要求される。調整が不正確であると、電力回収回路内部での電力損失が増大し電力回収効率が著しく悪化する。

【0036】上記の調整は、前記特開昭61-132997号公報の実施例で述べている、比較的動作が遅くともよいエレクトロルミネセントパネル(列電極に印加されるデータパルスの立ち上がりまたは立ち下がり時間は数マイクロ秒以上である)には対応できる。なぜならば、スイッチSW101やSW102として動作遅れが0.1マイクロ秒程度のパワーMOSFET素子を用いて、この立ち上がり、または立ち下がり時間に対応した数マイクロ秒の時間幅だけオンするスイッチSW101やSW102を実現することは可能だからである。

【0037】しかし、エレクトロルミネセントパネルに比較して高速動作が要求されるプラズマディスプレイパネル(維持パルスの立ち上がりまたは立ち下がり時間は0.2～0.5マイクロ秒程度である)等には、この立ち上がり、または立ち下がり時間の間だけ精確にオン動作できる十分早い動作速度(望ましくは動作遅れ時間が0.1マイクロ秒以下)を持つ高電力・高耐圧のスイッチがないか、またはあっても高価なものとなる。したがって上記公報に開示された回路では電力消費低減に十分に対応できない欠点があった。

【0038】つぎに、特開昭63-101897号公報や、特開平8-160901号公報に記載のプラズマディスプレイパネルにパルスを供給する電力回収型の駆動装置の第2の従来例について説明する。第2の従来例の基本回路図を示す図16を参照するとSW111～SW114はスイッチ、DD111～DD114はダイオード

ド、L111は電力回収用のコイル、C1は負荷となるプラズマディスプレイパネルの静電容量、C11は静電容量C1の100倍以上の容量値を持つ電力回収用のコンデンサ、TP1は図13に示したように維持側、または走査側の維持パルス発生回路の出力端子、TP2は維持パルス電圧(VS)を与える直流電源に接続する端子である。なお、この従来例も図14の第1の従来例と同じく正極性パルスを発生する回路として説明する。

【0039】この回路の各スイッチの動作と出力電圧波形を示す図17を参照すると、定期的にプラズマディスプレイパネルにパルスを供給している状態においては、コンデンサC11の端子電圧は端子TP1の電圧(VS)の略1/2となっている。パルスを発生するには、端子TP1を接地電圧にクランプしているスイッチSW14をオフとし、スイッチSW11をオンとしてコンデンサC11からスイッチSW11、ダイオードDD11、コイルL11を通して直列共振状態で電流を供給する。コイルL11と静電容量C1の共振によって端子TP1の電圧が最大となったところで、スイッチSW13を閉じて端子TP1の電圧を維持パルス電圧源の電圧を与える端子TP2の値(VS)にクランプする。

【0040】パルスを立ち下げるには、スイッチSW11、SW13をオフとしてスイッチSW12をオンすると端子TP1の電圧が下がる。パルスの立ち上がりと同様、コイルL11と静電容量C1の共振により、端子TP1の電圧が下がりきったところで、スイッチSW14を閉じて端子TP1の電圧を接地電圧にクランプする。

【0041】なお、コンデンサC11の値は、パネル静電容量C1の100倍以上と記したが、必ずしもこれに限る必要はなく、コンデンサC11の値はパネル静電容量C1と同程度の値でも十分である(特開平8-137432号公報)。

【0042】この従来例においては、スイッチSW11は、図17に示したように、オン期間は必ずしも出力パルスの立ち上がり時間に限定する必要はなく、その後の時間(時刻T112から時刻T114までの期間で、1から5マイクロ秒以上の時間幅を持つ)まで延長されていても動作上は問題ない。したがって、立ち上がり時間が0.2~0.5マイクロ秒と短くとも、従来のパワーMOSFETなどを用いて容易に実現可能である利点がある。

【0043】また、この従来例においては、スイッチSW12は、図17に示したように、オン期間は必ずしも出力パルスの立ち下がり時間に限定する必要はなく、その後の時間(時刻T114からつぎのパルスの出力が立ち上がってしまう(時刻T112に相当)までの期間で、0.5から5マイクロ秒以上の時間幅を持つ)まで

延長されていても動作上は問題ない。したがって、立ち下がり時間が0.2~0.5マイクロ秒と短くとも、従来のパワーMOSFETなどを用いて容易に実現可能である利点がある。

【0044】しかしながら、この従来例においては、有限のオン抵抗を持つパワーMOSFETなどによる電力回収回路の電力ロスのために、図17の端子TP1の電圧波形に示したようにパルスの立ち上がりまたは立ち下がり部分においてクランプ回路がオンするタイミング(時刻T112やT114)で電圧 $\Delta V1$ 、 $\Delta V2$ のジャンプが必ず発生する。このため、この時刻T112やT114のタイミングにおいてクランプ回路にラッシュ電流が流れ、スイッチSW13やSW14で電力ロスが発生するとともに、このラッシュ電流がノイズ源となる欠点があった。

【0045】つぎに、特開平8-152865号公報に記載の、プラズマディスプレイパネルにパルスを供給する電力回収型の駆動装置の第3の従来例について説明する。第3の従来例の基本ブロック構成を示す図18を参照すると、図13の従来例において使用していた維持側維持パルス発生回路43、走査側維持パルス発生回路46の代わりに維持パルス発生回路48が設置されており、その出力端子がTP3、TP4である。

【0046】この維持パルス発生回路48の基本回路図を示す図19を参照すると、TP5は維持パルスの電圧を供給するための電源に接続する端子、TP3、TP4は図18に示す維持パルスの出力端子、SW121~SW124は出力端子TP3、TP4を接地電圧、または維持パルス電圧にクランプするためのスイッチ、SW125、SW126は電力回収用のスイッチ、L121は電力回収用のコイル、DD125、DD126は電力回収用のダイオードである。この従来例は第1の従来例や第2の従来例と異なり負極性の維持パルスを発生する回路として説明する。

【0047】この回路の各スイッチの動作と出力電圧波形を図20を参照すると、まず時刻T120において、スイッチSW121とスイッチSW124は閉じており、スイッチSW125はオンまたはオフの状態にある。端子TP4には負極性の維持パルス電圧(-VS)が印加されている。つぎに時刻T121においてスイッチSW121、SW124、SW125を開き、スイッチSW126を閉じるとパネルの静電容量C1に充電されていた電荷がスイッチSW126、ダイオードDD126、コイルL121を通して放電を開始し、共振電流がこの閉回路を流れる。

【0048】共振電流が流れ終わると、図20の端子TP4の電圧波形に示すように時刻T122において端子TP4の電圧が立ち上がる。この時刻においてスイッチSW122、SW123を閉じると、端子TP3は維持パルス電圧(-VS)にクランプされ、端子TP4は零

電圧にクランプされる。

【0049】つぎに時刻T123においてスイッチSW122、SW123、SW126を開き、スイッチSW125を閉じるとパネルの静電容量CP1に充電されていた電荷がスイッチSW125、ダイオードDD125、コイルL121を通して放電し、共振電流がこの閉回路を流れる。

【0050】共振電流が流れ終わると、図20の端子TP3の電圧波形に示すように時刻T124において端子TP3の電圧が立ち上がる。この時刻においてスイッチSW121、SW124を閉じると、端子TP3は零電圧にクランプされ、端子TP4は維持パルス電圧(-VS)にクランプされる。

【0051】この従来例においては、スイッチSW125、SW126は、図20に示したように、オン期間は必ずしも出力パルスの立ち上がり、または立ち下がり時間に限定する必要はなく、つぎのパルスの立ち下がり、または立ち上がり時間(1から5マイクロ秒以上の時間幅を持つ)まで延長されていても問題ない。したがって、立ち下がり、または立ち下がり時間が0.2~0.5マイクロ秒と短くとも、従来のパワーMOSFETなどを用いて容易に実現可能である利点がある。

【0052】しかしながら、この従来例においては、有限のオン抵抗を持つパワーMOSFETなどによる電力回収回路の電力ロスのために、図20の端子TP3、TP4の電圧波形に示したようにパルスの立ち上がりまたは立ち下がり部分においてクランプ回路がオンするタイミング(時刻T122やT124)で電圧ΔVのジャンプが必ず発生する。このため、この時刻T122やT124のタイミングにおいてクランプ回路にラッシュ電流が流れ、スイッチSW121~SW124で電力ロスが発生するとともに、ノイズ源となる欠点があった。

【0053】なお、表示の維持駆動期間に電力回収を行うものとしては、例えば特開平9-146490号公報に開示がある。

【0054】また、特開平9-97034号公報には図1にダイオードD12とスイッチSW12とが直列に接続された回路が示されているが、ダイオードD12とスイッチSW12は電荷回収回路の共振回路内にあり共振で発生した共振電流を一方のみに流すことに使用されている。一方、本発明に係わる図1の直列接続されたスイッチSW3とダイオードDD3は共振で立ち上がった電圧をクランプする回路に用いている。具体的には図1の出力端子TP1の電圧が電源端子TP2の電圧以下にならないようにし、かつ出力端子TP1の電圧が電源端子TP2の電圧以上となった場合はそのままの電圧が出力端子TP1に出力されるようにしている(この動作の詳細は後述する。)

【0055】

【発明が解決しようとする課題】ところで、従来は維持

パルス31、32の波形は図12に示すように矩形波を用いていた。しかしながら、プラズマディスプレイパネルが大型化するにつれてその消費電力の増大が問題となってきた。

【0056】本発明の目的は、プラズマディスプレイパネルが持つ静電容量の充放電による電力消費を押さえる電力回収方式を用いながら、かつ発光効率の高い維持パルス波形を実現できるプラズマディスプレイパネルの駆動装置を実現することにある。

【0057】

【課題を解決するための手段】上述したように、プラズマディスプレイパネルの省電力化を図るには放電セルの構造を工夫するとともに、維持パルス等の駆動パルスの波形を省電力化に適する波形とすることが重要である。

【0058】本発明者は駆動パルスの波形について検討を進めた結果、駆動パルス波形の前縁にオーバーシュートを形成することが有用であることを見いだした。

【0059】本発明者による実験によれば、図21に示すように、維持パルスとして時間t1内(おおむね0.1~0.3マイクロ秒)で電圧VSP1までオーバーシュートを発生する電圧波形を用いるとともに、その後に加する電圧VSを従来の維持パルス電圧値より低めることで、輝度を従来並に保ったまま発光効率(維持パルス駆動回路の損失を含む)を約2割増加させることができる。

【0060】この効果は放電セル内における放電の成長初期において高電圧を印加することにより放電の成長を効果的に高めることが出来ること、放電が成長した状態でプラズマ状態にあるセル内の電界を弱めることによりイオンの運動エネルギーとして消費されてしまう電力を節減できることによって達成されるものと考えられる。

【0061】そして、本発明者は、このような発光効率の高い維持パルス前縁にオーバーシュートを有する維持パルス波形をつくるに好適に用いることができる駆動装置を見いだした。

【0062】すなわち、本発明の第1のプラズマディスプレイパネルの駆動装置は、電極間に放電を起こさせた後に、両電極に維持パルスを加えることで、放電を維持するプラズマディスプレイパネルの駆動装置において、前記維持パルス印加による電力の回収を行いつつ、維持パルス波形の前縁においてオーバーシュート波形を発生させる維持パルス発生回路を有することを特徴とするものである。

【0063】また、本発明の第2のプラズマディスプレイパネルの駆動装置は、上記本発明の第1のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と基準電圧端子(例えば、接地端子)との間に接続する電力回収容量手段、この直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段

と第3のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続するコイル、一端を前記直流電圧入力端子に接続し他端を前記コイルの他端に接続する第1のスイッチ、一端を前記直流電圧入力端子に接続し他端を前記コイルの他端に接続する第1の整流手段、一端を前記基準電圧端子に接続し他端を前記コイルの他端に接続する第2のスイッチ、一端を前記基準電圧端子に接続し他端を前記コイルの他端に接続する第2の整流手段、を少なくとも備える維持パルス発生回路を有することを特徴とするものである。

【0064】また、本発明の第3のプラズマディスプレイパネルの駆動装置は、上記本発明の第1のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える第1の直流電圧入力端子、この第1の直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し他端を基準電圧端子（例えば、接地端子）に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続する第1および第2のコイル、一端を前記基準電圧端子に接続する電力回収容量手段、一端を第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、前記第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段と第2のスイッチ、一端を第2のコイルの他端に接続し、他端を第2の直流電圧端子に接続する直列接続した第5の整流手段と第5のスイッチ、一端を第2のコイルの他端に接続し、他端を前記第2の直流電圧端子に接続する、第5の整流手段と極性が逆になるようにするべく直列接続した第6の整流手段と第6のスイッチ、を少なくとも備える維持パルス発生回路を有することを特徴とするものである。

【0065】また、本発明の第4のプラズマディスプレイパネルの駆動装置は、電力回収コイルの両端に直流電圧を印加して該電力回収コイルに磁気エネルギーを蓄積した後、前記電力回収コイルとプラズマディスプレイパネルの面放電電極を接続してプラズマディスプレイパネルに維持パルスを印加し、または維持パルスを取り去る維持パルス発生回路を有することを特徴とするものである。

【0066】また、本発明の第5のプラズマディスプレイパネルの駆動装置は、上記本発明の第1又は第4のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力

端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を基準電圧端子（例えば、接地端子）に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続する第1および第2のコイル、一端を前記基準電圧端子に接続する電力回収容量手段、一端を前記第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を前記第1のコイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段と第2のスイッチ、一端を前記第2のコイルの他端に接続し、他端を第2の直流電圧端子に接続する第5の整流手段、を少なくとも備える維持パルス発生回路を有することを特徴とするものである。

【0067】また、本発明の第6のプラズマディスプレイパネルの駆動装置は、上記本発明の第1又は第4のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と維持パルスの出力端子との間に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を基準電圧端子（例えば、接地端子）に接続する第4のスイッチ、一端を前記維持パルスの出力端子に接続し、他端を前記基準電圧端子に接続する第4の整流手段、一端を前記維持パルスの出力端子に接続するコイル、一端を前記基準電圧端子に接続する電力回収容量手段、一端を前記コイルの他端に接続し、他端を前記電力回収容量手段の他端に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を前記コイルの他端に接続し、他端を前記電力回収容量手段の他端に接続し、第1の整流手段と極性が逆になるようにするべく直列接続した第2の整流手段と第2のスイッチ、一端を前記コイルの他端に接続し、他端を前記直流電圧入力端子に接続する、直列接続した第5の整流手段と抵抗、を少なくとも備える維持パルス発生回路を有することを特徴とするものである。

【0068】また、本発明の第7のプラズマディスプレイパネルの駆動装置は、上記本発明の第1又は第4のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と維持パルスの第1の出力端子との間に接続する、直列接続した第2の整流手段と第2のスイッチ、前記直流電圧入力端子と維持パルスの第2の出力端子との間に接続する、直列接続した第4の整流手段と第4のスイッチ、一端を前記第1の出力端子に接続し、他端を基準電圧端子（例えば、接地端子）に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を前記第2の出力端子に接続し、他端を基準電圧端子に接続する、直列

接続した第3の整流手段と第3のスイッチ、一端を前記第2の出力端子に接続するコイル、一端を前記コイルの他端に接続し、他端を前記第1の出力端子に接続する、直列接続した第5の整流手段と第5のスイッチ、一端を前記コイルの他端に接続し、他端を前記第1の出力端子に接続し、前記第5の整流手段と極性が逆になるようにするべく直列接続した第6の整流手段と第6のスイッチ、前記コイルに並列接続される抵抗、をすくなくとも備える維持パルス発生回路を有することを特徴とするものである。

【0069】また、本発明の第8のプラズマディスプレイパネルの駆動装置は、上記本発明の第1又は第4のプラズマディスプレイパネルの駆動装置において、維持パルス電圧を与える直流電圧入力端子、この直流電圧入力端子と維持パルスの第1の出力端子との間に接続する、直列接続した第2の整流手段と第2のスイッチ、前記直流電圧入力端子と維持パルスの第2の出力端子との間に接続する、直列接続した第4の整流手段と第4のスイッチ、一端を前記第1の出力端子に接続し、他端を基準電圧端子に接続する、直列接続した第1の整流手段と第1のスイッチ、一端を前記第2の出力端子に接続し、他端を前記基準電圧端子に接続する、直列接続した第3の整流手段と第3のスイッチ、一端を前記第1の出力端子に接続し、他端を前記第2の出力端子に接続する、直列接続した第5の整流手段と第5のスイッチと第1のコイル、一端を前記第1の出力端子に接続し、他端を前記第2の出力端子に接続する、前記第5の整流手段と逆極性に接続するべく直列接続した第6の整流手段と第6のスイッチと第2のコイル、一端を前記第1のコイルと前記第5の整流手段の接続点に接続し、他端を前記基準電圧端子に接続した第7の整流手段、一端を前記第2のコイルと前記第6の整流手段の接続点に接続し、他端を前記基準電圧端子に接続した第8の整流手段、をすくなくとも備える維持パルス発生回路を有することを特徴とするものである。

【0070】また、本発明の第9のプラズマディスプレイパネルの駆動装置は、上記本発明の第2、3、5、6のいずれかのプラズマディスプレイパネルの駆動装置において、前記維持パルス発生回路は、走査側維持パルス発生回路および／または維持側維持パルス発生回路であることを特徴とするものである。

【0071】

【実施例】以下、本発明の実施例について図面を用いて詳細に説明する。

【0072】本発明の実施例の負荷としては従来例で述べた図9、図10に示したプラズマディスプレイパネルを例にとる。走査電極S1、S2、・・・、Smは480本、維持電極C1、C2、・・・、Cmは480本、列電極D1、D2、・・・、Dn-1、Dnは1920本である。各画素のピッチは、列電極間は0.35m

m、走査電極間は1.05mmである。走査電極と列電極の距離は0.15mmである。

【第1実施例】図1(a)は本発明の第1の実施例の基本回路図である。回路ブロックの構成は図13と同様であり、走査側維持パルス発生回路46、維持側維持パルス発生回路43に本発明の第1の実施例のプラズマディスプレイパネルの駆動回路を適用する。

【0073】この第1の実施例の基本回路を説明する。図1(a)を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量(約40nF)、CP2は直流電源出力(維持パルス電圧用、電圧180V)に接続するコンデンサ(660μF)、SW1、SW2、SW3、SW4は高電圧のスイッチ(450V、10ADC定格のFETを各5個並列)、DD1、DD2、DD3、DD4はダイオード(450V、3ADC定格のダイオードを各5個並列)、L1は電力回収用のコイル(インダクタンス1μHを4個並列として合計0.25μHで使用)、TP1は図13に示した維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、TP2は維持パルス電圧(VS)を与える直流電源を接続する端子である。

(動作説明)図1(a)に示した回路の動作を図1(b)の電圧波形図を参照して説明すると、まず時刻T1においては、スイッチSW1、SW2、SW3はオフ、スイッチSW4はオンで端子TP1の電圧を零電圧にクランプしている。

【0074】つぎに、維持パルス電圧を与えるために、時刻T2においてスイッチSW4を開きスイッチSW1を閉じて、コイルL1を通してパネル容量CP1を充電する。端子TP1の電圧が直流電源の接続端子TP2の電圧(VS)の1/2以上でVS以下の時刻T3においてスイッチSW1を開く。このときコイルL1に蓄えられていた磁気エネルギーによりコイルL1はそのまま電流を流し続けるので端子TP1の電圧はVS以上、2VS以下の電圧であるVSP1まで一旦上昇する。

【0075】このとき、従来は図14に示したように、ダイオードDD103がスイッチSW103に並列に挿入されていたために端子TP1の電圧は維持電圧(VS)以上に上がることはできなかった。しかし本実施例では図1(a)に示したように、スイッチSW3と直列にダイオードDD3が挿入されている。しかもダイオードDD3のカソードが端子TP1に接続されているため、端子TP1の電圧はVS以上に上昇することができるようになった。時刻T2〜T4までの時間は0.2μsである。

【0076】つぎに時刻T4において端子TP1の電圧が維持電圧(VS)以上になった時刻から時刻T5において端子TP1の電圧が維持電圧(VS)に戻るまでの間(約0.15μs)にスイッチSW3をオンとする。これにより、端子TP1の電圧が維持電圧(VS)以下

になるとダイオードDD3が導通し端子TP1の電圧は維持電圧(VS)にクランプされる。

【0077】また、時刻T5においては、コイルL1にたまっていた磁気エネルギーにより、コイルL1、ダイオードDD1、スイッチSW3、ダイオードDD3の閉回路を電流が流れる。この電流による電力はこの閉回路内の抵抗成分により消費される。

【0078】つぎに、維持パルス電圧を取り去るには、図14と同様に、時刻T6においてスイッチSW3を開き、同時にスイッチSW2を閉じる。すると、コイルL1、スイッチSW2を通して、端子TP1はゼロ電圧に落ちてゆく。端子TP1の電圧がゼロ電圧となる時刻T7においてダイオードDD4が導通し、端子TP1はゼロ電圧にクランプされる。時刻T6～T7までの時間は約0.2μsである。

【0079】このとき、スイッチSW2を閉じたままにしておくと、コイルL1、スイッチSW2、ダイオードDD4の閉回路をコイルL1の起電力による電流が流れる。この電力はこの閉回路内で無駄に消費されてしまうので、端子TP1の電圧がゼロ電圧になる時刻T7以前にスイッチSW2を開く。このようにすれば、コイルL1に蓄えられたエネルギーはコイルL1、ダイオードDD1、コンデンサCP2、ダイオードDD4を通して端子TP2につながっているコンデンサCP2に回収される。スイッチSW2を開くタイミングは時刻T6より時間が(時刻T6～T7までの間の1/2)以上経たところから時刻T7までの間であればよい。

【0080】本実施例では正極性のパルス電圧を発生しているが、従来の駆動波形を示す図12では負極性のパルスを用いている。本実施例において負極性のパルスを用いる場合は、端子TP2に負の維持電圧(-VS)を印加するとともに、全てのダイオードDD1～DD4の方向を逆に接続すればよい。

【0081】以上のようにスイッチSW3にダイオードDD3を直列に接続することにより電力回収回路を機能させながらオーバーシュートのある維持パルス電圧波形を生成することができるようになった。

[第2実施例] 図2(a)は本発明の第2の実施例の基本回路図である。回路ブロックの構成は図13と同様であり、走査側維持パルス発生回路46、維持側維持パルス発生回路43に本発明の第2の実施例のプラズマディスプレイパネルの駆動装置を適用する。

【0082】この第2の実施例の基本回路と動作を説明する。図2(a)を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量(約40nF)、CP11は電力回収用コンデンサ(100μF)、SW11～SW16は高電圧のスイッチ(SW11～SW14は450V、10ADC定格のFETを各5個並列、SW15、SW16は450V、10ADC定格のFETを各3個並列)、DD11～DD

16はダイオード(DD11～DD14は450V、3ADC定格のダイオードを各5個並列、DD15、DD16は450V、3ADC定格のダイオードを各3個並列)、L11、L12は電力回収用のコイル(L11はインダクタンス0.5μHを4個並列として合計0.125μHで使用、L12はインダクタンス0.2μHを2個並列として合計0.1μHで使用)、TP1は図13に示した維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、TP2は維持パルス電圧(VS=180V)を与える直流電源を接続する端子、TP11はオーバーシュートを発生するための直流電源を接続する端子(電圧210V)である。

【0083】端子TP11に印加する電圧は維持電圧(VS)以上であり、かつオーバーシュート電圧VSP1を与えられる電圧とする。回路の抵抗損がない理想的な状態では、端子TP11に印加する直流電圧=VS+δ=VS+(VSP1-VS)/2とすればよい。実際には抵抗損があるため、δの値は(VSP1-VS)/2よりも0～4割増しに設定する。本実施例ではVSP1=230Vを得るためにTP11の電圧を210Vとした。

【0084】図2(a)に示した回路の動作を図2(b)の電圧波形図を参照して説明すると、まず時刻T11においては、スイッチSW11はオフ、スイッチSW12はオンまたはオフ、スイッチSW13はオフ、スイッチSW14はオンで端子TP1の電圧をゼロ電圧にクランプしている。さらに維持パルスのオーバーシュートを発生するためのスイッチSW15はオフであるが、SW16はオフでもオンでもよい。これは端子TP11の電圧が上で述べたように維持電圧以上あるためである。

【0085】つぎに時刻T12において、維持パルス電圧を与えるためにスイッチSW14を開きスイッチSW11を閉じてコイルL11を通してパネル容量CP1を充電する。このとき、スイッチSW11と並列に接続されているスイッチSW12はオンでもオフでもよい。

【0086】端子TP1の電圧が直流電源の接続端子TP2の電圧(VS)の1/2以上でVS以下である電圧(VSP3)の時刻T13においてスイッチSW15を閉じる。これによりコイルL12を通してオーバーシュートを与えるパルスが印加される。なおこのときスイッチSW16にはダイオードDD16があるため電流は流れないので時刻T13以降スイッチSW16はオンとしておいてもよい。時刻T12～T13までの時間は約0.15μsである。

【0087】端子TP1の電圧が端子TP11の電圧と等しくなってもコイルL12を通して端子TP1の電圧は端子TP11の電圧を超えて電圧VSP1まで一旦上昇する。このとき、従来は図16に示したように、ダイオードDD113がスイッチSW113に並列に挿入されていたために端子TP1の電圧は維持電圧(VS)以

上に上がることはできなかった。しかし本実施例では図2(a)に示したようにスイッチSW13と直列にダイオードDD13が挿入されている。しかもダイオードDD13のカソードが端子TP1に接続されているため、端子TP1の電圧はVS以上に上昇することができるようになった。

【0088】コイルL11を流れる電流が零となる時刻T14以降でスイッチSW11はオフとして電力回収コンデンサCP11からパネル等価静電容量CP1への結合を切る。ただしダイオードDD11が挿入してあるので、時刻T14以降もオンのままでもよい。時刻T12～T14までの時間は約0.2μsである。

【0089】また時刻T14以前にスイッチSW12はオフ状態としてパネル容量CP1から電力回収コンデンサCP11への電流の逆流を防止する。さらにダイオードDD13がスイッチSW13に直列に挿入されているので、端子TP1の電圧が維持電圧(VS)以上となっている時刻T14以降スイッチSW13はオンとしてよい。

【0090】時刻T13から時刻T15までの間に、コイルL12とパネル容量CP1との直列共振により端子TP1の電圧は電圧VSP1まで上昇する。ダイオードDD15があるために、時刻T15以降スイッチSW15には電流が流れなくなるのでスイッチSW15はオフとしてよい。時刻T13～T15までの時間は約0.1μsである。

【0091】また、時刻T15以降は端子TP1のオーバーシュート電圧を立ち下げるためにダイオードDD16、コイルL12を通して電力回収電流を流さねばならないので、時刻T15以降はスイッチSW16は必ずオンとする。

【0092】時刻T16において端子TP1の電圧が維持電圧(VS)以下となると、スイッチSW13、ダイオードDD13を通して、端子TP1の電圧は端子TP2の電圧、すなわち維持電圧(VS)にクランプされる。この時刻T16以前にスイッチSW15はオフとしておき、端子TP1の電圧がコイルL12とパネル容量CP1の共振により再び維持電圧(VS)以上に上昇しないようにする。またスイッチSW16は端子TP11の電圧が維持電圧(VS)以上であり、端子TP1の電圧は維持電圧(VS)であるのでオン状態のままでもよい。時刻T15～T16までの時間は約0.1μsである。

【0093】時刻T16から時刻T17まではスイッチSW13がオン状態となることにより、端子TP1の電圧は維持電圧(VS)にクランプされる。

【0094】つぎに時刻T17において、維持パルス電圧を取り去るために、図16と同様に、スイッチSW13を開き、同時にスイッチSW12を閉じる。すると、コイルL11、スイッチSW12を通して、端子TP1

はゼロ電圧に落ちてゆく。端子TP1の電圧が最小となる時刻T18においてスイッチSW14を閉じ、端子TP1の電圧を零にクランプする。スイッチSW11は時刻T18以前にオフとしておき、共振電流により再び端子TP1の電圧が上昇に転じないようにする。時刻T17～T18までの時間は約0.2μsである。

【0095】この第2の実施例では正極性のパルス電圧を発生しているが、従来の駆動波形を示す図12では負極性のパルスを用いている。本実施例において負極性のパルスを用いる場合は、電源端子TP2、TP11に印加する電圧の極性を負電圧とし、さらにダイオードDD11～DD16の極性を全て逆に接続すればよい。

【0096】以上のようにスイッチSW13にダイオードDD13を直列に接続することによりオーバーシュートのある維持パルス電圧波形を生成することができるようになった。

【0097】この第2の実施例においては、オーバーシュート波形を発生する部分にも電力回収が実施されているため、第1の実施例以上に電力を節約できる利点がある。

【0098】なお、図2(b)のスイッチSW16の動作から判るようにスイッチSW16は常にオンのままでも良いので、図2(a)の回路図においてスイッチSW16を短絡して、スイッチSW16を省いても良い。

〔第3実施例〕図3(a)は本発明の第3の実施例の基本回路図である。回路ブロックの構成は図13と同様であり、走査側維持パルス発生回路46、維持側維持パルス発生回路43に本発明の第3の実施例のプラズマディスプレイパネルの駆動装置を適用する。

【0099】この第3の実施例の基本回路と動作を説明する。図3(a)を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量(約40nF)、CP21は電力回収用のコンデンサ(100μF)、SW21～SW24は高電圧のスイッチ(450V、10ADC定格のFETを各5個並列)、DD21～DD25はダイオード(DD21～DD24は450V、3ADC定格のダイオードを各5個並列、DD25は450V、3ADC定格のダイオードを2個並列)、L21は電力回収用の第1のコイル(インダクタンス0.5μHを4個並列として合計0.125μHで使用)、L22は電力回収用の第2のコイル(インダクタンス0.1μHを2個並列として合計0.05μHで使用)、TP1は図13に示した維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、TP2は維持パルス電圧(VS=180V)を与える直流電源を接続する端子、TP21はオーバーシュートを収束するための直流電源を接続する端子、TP22は回路動作を説明するために記したダイオードDD25のアノード側の端子である。

【0100】端子TP21に印加する電圧は維持電圧

(VS)以上であり、かつオーバーシュート電圧VSP1を維持電圧(VS)に戻すことができる電圧に設定する。回路の抵抗損がない理想的な状態では、端子TP21に印加する直流電圧 $=VS+\delta=VS+(VSP1-VS)/2$ とすればよい。実際には抵抗損があるため、 δ の値は $(VSP1-VS)/2$ よりも1~4割減に設定する必要がある。本実施例では $VS=180V$ 、 $VSP1=230V$ より $TP21=200V$ とした。

【0101】図3(a)に示した回路の動作を図3

(b)の電圧波形図を参照して説明すると、まず時刻T21においては、スイッチSW21はオフ、スイッチSW22はオンまたはオフ、スイッチSW23はオフ、スイッチSW24はオンで端子TP1の電圧を零電圧にクランプしている。

【0102】時刻T22においては、スイッチSW24を閉じたままスイッチSW21を閉じてコイルL21に電流を流しコイルL21にオーバーシュートを発生するために必要なエネルギーを蓄積する。なお、このときスイッチSW21と並列に接続されているスイッチSW22はオンでもオフでもよい。時刻T22~T23までの時間は約 $0.07\mu s$ である。

【0103】つぎに時刻T23において、維持パルスが発生するためにスイッチSW24を開きコイルL21を通してパネル容量CP1を充電する。このときも、スイッチSW21と並列に接続されているスイッチSW22はオンでもオフでもよい。

【0104】時刻T24において、端子TP1の電圧が直流電源の接続端子TP2の電圧(VS)に達する。これ以降スイッチSW23を閉じてよい。これはスイッチSW23にはダイオードDD23が直列に挿入されているので、端子TP1の電圧が維持電圧(VS)以上の時は端子TP1から端子TP2に向かって電流は流れないためである。なお、時刻T24以降では、端子TP1の電圧は維持電圧(VS)以上に上昇する。これは時刻T22~時刻T23の間にコイルL21に流した電流による磁気エネルギーが余分にあるためである。

【0105】このとき、従来は図16に示したように、ダイオードDD113がスイッチSW113に並列に挿入されていたために端子TP1の電圧は維持電圧(VS)以上に上がることはできなかった。しかし本実施例では図3(a)に示したようにスイッチSW23と直列にダイオードDD23が挿入されている。しかもダイオードDD23のカソードが端子TP1に接続されているため、端子TP1の電圧はVS以上に上昇することができるようになった。

【0106】時刻T25で端子TP1の電圧は最高値VSP1となり、コイルL21を流れる電流は零となる。これ以降スイッチSW21はオフとして電力回収コンデンサCP21からパネル等価静電容量CP1への結合を切る。ただしダイオードDD21が挿入してあるので、

時刻T25以降もオンのままでもよい。また時刻T25以前にスイッチSW22はオフ状態としてパネル容量CP1から電力回収コンデンサCP21への電流の逆流を防止する。時刻T23~T25までの時間は約 $0.2\mu s$ である。

【0107】時刻T24~T25において端子TP22の電圧が端子TP21の電圧 $(VS+\delta)$ 以上となるとダイオードDD25が導通し端子TP22の電圧は端子TP21の電圧にクランプされコイルL22に電流が流れ始める。

【0108】コイルL21の起電力がなくなる時点(時刻T25)で端子TP1の電圧はVSP1まで上昇している。時刻T25以降コイルL22より端子TP21に向かって電流が流れ始め、コイルL22とパネル容量CP1の直列共振が始まる。ただし、ここではこの共振回路に直列に、 $VS+\delta$ の電圧を持つ直流電源が端子TP21を通して接続されているので共振の振幅は電圧 $(VSP1-VS)$ となる。この共振により端子TP1の電圧はVSP1よりVSに下降する。

【0109】時刻T26において端子TP1の電圧が維持電圧(VS)となると、スイッチSW23、ダイオードDD23を通して、端子TP1の電圧は端子TP2の電圧、すなわち維持電圧(VS)にクランプされる。時刻T26から時刻T27まではスイッチSW23がオン状態となることにより、端子TP1の電圧は維持電圧(VS)にクランプされる。時刻T25~T26までの時間は約 $0.1\mu s$ である。

【0110】つぎに、本実施例ではコイルL21に電力を余分のため込む方法を利用して、維持パルス電圧を取り去る場合に従来の電圧波形を示す図17における端子TP1の電圧波形にある電圧のギャップ $\Delta V2$ をなくようにした。

【0111】すなわち、時刻T27においてスイッチSW23を閉じたまま、スイッチSW22を閉じることににより余分の電流をコイルL21に流し、余分の磁気エネルギーをコイルL21に蓄積する。

【0112】その後、時刻T28においてスイッチSW23を開く。すると、コイルL21、ダイオードDD22、スイッチSW22を通して、端子TP1はゼロ電圧に落ちてゆく。このとき、時刻T27から時刻T28の間にコイルに余分に蓄積されたエネルギーにより回路内での抵抗による電力損失が補われ、端子TP1の電圧はゼロまで下降できるようになる。時刻T28~T29までの時間は約 $0.2\mu s$ である。

【0113】端子TP1の電圧が零となる時刻T29においてスイッチSW24を閉じ、端子TP1の電圧を零にクランプする。なお、スイッチSW21は時刻T29以前にオフとしておき、共振電流により再び端子TP1の電圧が上昇に転じないようにする。

【0114】この第3の実施例では正極性のパルス電圧

を発生しているが、従来の駆動波形を示す図12では負極性のパルスを用いている。本実施例において負極性のパルスを用いる場合は、電源端子TP2、TP21に印加する電圧の極性のみを負電圧とし、さらにダイオードDD21~DD25の極性を全て逆に接続すればよい。

【0115】以上のようにスイッチSW23にダイオードDD23を直列に接続することによりオーバーシュートのある維持パルス電圧波形を生成することができるようになった。

【0116】この第3の実施例においては、オーバーシュート波形を発生する部分にも電力回収が実施されているため、第1の実施例以上に電力を節約できる利点がある。また、第2の実施例に比べて回路が簡素化される利点がある。

〔第4実施例〕図4(a)は本発明の第4の実施例の基本回路図である。回路ブロックの構成は図13と同様であり、走査側維持パルス発生回路46、維持側維持パルス発生回路43に本発明の第4の実施例のプラズマディスプレイパネルの駆動装置を適用する。

【0117】この第4の実施例の基本回路と動作を説明する。図4(a)を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量(約40nF)、CP31は電力回収用のコンデンサ(100μF)、SW31~SW34は高電圧のスイッチ(450V、10ADC定格のFETを各5個並列)、DD31~DD35はダイオード(DD31~DD34は450V、3ADC定格のダイオードを各5個並列、DD35は450V、3ADC定格のダイオードを2個並列)、L31は電力回収用のコイル(インダクタンス0.5μHを4個並列として合計0.125μHで使用)、R31は電流ダンピング用の抵抗(3.3Ω、3Wを3個並列)、TP1は図13に示した維持側維持パルス発生回路43、または走査側維持パルス発生回路46の出力端子、TP2は維持パルス電圧(VS)を与える直流電源を接続する端子、TP31は回路動作を説明するために記したダイオードDD35のアノード側の端子である。なお、以下で動作を説明するが、ダイオードDD31はソフトリカバリタイプのダイオードとする。

【0118】図4(a)に示した回路の動作を図4

(b)の電圧波形図を参照して説明すると、まず時刻T31においては、スイッチSW31はオフ、スイッチSW32はオンまたはオフ、スイッチSW33はオフ、スイッチSW34はオンで端子TP1の電圧を零電圧にクランプしている。

【0119】時刻T32においては、スイッチSW34を閉じたままスイッチSW31を閉じてコイルL31に電流を流しコイルL31にオーバーシュートを発生するために必要なエネルギーを蓄積する。なお、このときスイッチSW31と並列に接続されているスイッチSW3

2はオンでもオフでもよい。時刻T32~T33までの時間は約0.07μsである。

【0120】つぎに時刻T33において、維持パルスを発生するためにスイッチSW34を開きコイルL31を通してパネル容量CP1を充電する。このときも、スイッチSW31と並列に接続されているスイッチSW32はオンでもオフでもよい。

【0121】時刻T34において、端子TP1の電圧が直流電源の接続端子TP2の電圧(VS)に達する。これ以降スイッチSW33を閉じてよい。これはスイッチSW33にはダイオードDD33が直列に挿入されているので、端子TP1の電圧が維持電圧(VS)以上の時は端子TP1から端子TP2に向かって電流は流れないためである。なお、時刻T34以降では、端子TP1の電圧は維持電圧(VS)以上に上昇する。これは時刻T32~時刻T33の間にコイルL31に流した電流による磁気エネルギーが余分にあるためである。

【0122】このとき、従来は図16に示したように、ダイオードDD113がスイッチSW113に並列に挿入されていたために端子TP1の電圧は維持電圧(VS)以上に上がることはできなかった。しかし本実施例では図4(a)に示したようにスイッチSW33と直列にダイオードDD33が挿入されている。しかもダイオードDD33のカソードが端子TP1に接続されているため、端子TP1の電圧はVS以上に上昇することができる。

【0123】時刻T35で端子TP1の電圧は最高値VSP1となり、コイルL31を流れる電流は零となる。なお、時刻T35以前にスイッチSW32はオフ状態としてパネル容量CP1から電力回収コンデンサCP31への直接の電流逆流を防止する。時刻T33~T35までの時間は約0.2μsである。

【0124】時刻T35においてコイルL31の起電力がなくなると端子TP31の電圧はコンデンサCP31に蓄積されている電圧であるVS/2より上昇を始め。これはダイオードDD31は図5に特性を示すソフトリカバリタイプのダイオードを使用しているため、順方向電圧が取り去られその後逆方向電圧が印加されると、しばらくは逆方向に電流を流すことができるためである。

【0125】図5においてソフトリカバリダイオードの特性をさらに詳細に説明する。当初時刻T41においてダイオードに順方向電圧VF(1~2V)を印加する。これによりダイオードには順方向電流IFが流れる。この電流値はダイオードの定格により様々であるが、プラズマディスプレイパネルの駆動回路に用いるような製品では1~10A程度が多い。

【0126】時刻T42において順方向電圧を取り去り始め、時刻T43を経て、時刻T44で逆方向電圧VBを印加する。時刻T42から時刻T44までの時間は

0.1マイクロ秒とする。また $IF=IB=500\text{mA}$ とする。このとき、高速タイプのダイオードではWF1で示すような逆方向電流($t_1=0.1$ マイクロ秒程度)が流れるのに対し、ソフトリカバリタイプではWF2で示すような逆方向電流($t_2=0.3$ マイクロ秒程度)が流れる。

【0127】図4の説明に戻って、さらに説明を行う。時刻T35において端子TP1の電圧はVSP1まで上昇しているためコイルL31よりコンデンサCP31にむかって逆方向の電流が流れ始め、再びコイルL31とパネル容量CP1の直列共振が始まる。

【0128】ただし、ここではダイオードDD31がソフトリカバリタイプのため最初は電流が流れるが、次第にコンデンサCP31に流れ込む電流は減少する。また、この共振により端子TP1の電圧はVSP1よりVSにむけて下降する。

【0129】時刻T36において端子TP1の電圧が維持電圧(VS)となると、スイッチSW33、ダイオードDD33を通して、端子TP1の電圧は端子TP2の電圧、すなわち維持電圧(VS)にクランプされる。時刻T36から時刻T37まではスイッチSW33がオン状態となることにより、端子TP1の電圧は維持電圧(VS)にクランプされる。時刻T35～T36までの時間は約0.1 μs である。

【0130】一方、時刻T36以降、ソフトリカバリダイオードDD31がオフとなるため、コイルL31の余分なエネルギーはダイオードDD35、抵抗R31、スイッチSW33、ダイオードDD33を通して消費される。このため、端子TP31の電圧は一旦VS以上に増大した後VSまで下降して落ち着く。

【0131】つぎに、本実施例では第3の実施例と同じく、コイルL31に電力を余分にため込む方法を利用して、維持パルス電圧を取り去る場合に従来の電圧波形を示す図17における端子TP1の電圧波形にある電圧のギャップ ΔV_2 をなくすようにした。

【0132】すなわち、時刻T37においてスイッチSW33を閉じたまま、スイッチSW32を閉じることににより余分の電流をコイルL31に流し、余分の磁気エネルギーをコイルL31に蓄積する。

【0133】その後、時刻T38においてスイッチSW33を開く。すると、コイルL31、ダイオードDD32、スイッチSW32を通して、端子TP1はゼロ電圧に落ちてゆく。このとき、時刻T37から時刻T38の間にコイルに余分に蓄積されたエネルギーにより回路内での抵抗による電力損失が補われ、端子TP1の電圧はゼロまで下降できるようになる。時刻T38～T39までの時間は約0.2 μs である。

【0134】端子TP1の電圧が零となる時刻T39においてスイッチSW34を閉じ、端子TP1の電圧を零にクランプする。なお、スイッチSW31は時刻T39

以前にオフとしておき、共振電流により再び端子TP1の電圧が上昇に転じないようにする。

【0135】この第4の実施例では正極性のパルス電圧を発生しているが、従来の駆動波形を示す図12では負極性のパルスを用いている。本実施例において負極性のパルスを用いる場合は、電源端子TP2に印加する電圧の極性のみを負電圧とし、さらにダイオードDD31～DD35の極性を全て逆に接続すればよい。

【0136】以上のようにスイッチSW33にダイオードDD33を直列に接続することによりオーバーシュートのある維持パルス電圧波形を生成することができるようになった。

【0137】この第4の実施例においては、オーバーシュート波形を発生する部分にも電力回収が実施されているため、第1の実施例以上に電力を節約できる利点がある。また、第3の実施例の端子TP21に接続すべき直流電源が省略できるので回路が簡素化される利点がある。

〔第5実施例〕図6(a)は本発明の第5の実施例の基本回路図である。回路ブロックの構成は図18と同様であり、維持パルス発生回路48に本発明の第5の実施例のプラズマディスプレイパネルの駆動装置を適用する。

【0138】この第5の実施例の基本回路と動作を説明する。図6(a)を参照すると、CP1はプラズマディスプレイパネルの走査電極と維持電極間の等価静電容量(約40nF)、SW51～SW54は出力端子TP3、TP4を接地電圧、または維持パルス電圧にクランプするための高電圧スイッチ(450V、10ADC定格のFETを各5個並列)、SW55、SW56は電力回収用の高電圧スイッチ(450V、10ADC定格のFETを各5個並列)、DD51～DD54は電圧クランプを防止するためのダイオード(450V、3ADC定格のダイオードを各5個並列)、DD55、DD56は電力回収用のダイオード(450V、3ADC定格のダイオードを各5個並列)、L51は電力回収用のコイル(インダクタンス0.5 μH を5個並列として合計0.1 μH で使用)、R51はダンピング用の抵抗(1k Ω 、3Wを5個並列接続)、TP3、TP4は図18に示した維持パルス発生回路48の出力端子、TP5は維持パルス電圧($-VS=-180\text{V}$)を与える直流電源を接続する端子である。本実施例は第1～第4の実施例と異なり負極性の維持パルスを発生する回路で説明する。

【0139】図6(a)に示した回路の動作を図6(b)の電圧波形図を参照して説明すると、まず時刻T51においては、スイッチSW51はオンで端子TP3の電圧を零電圧にクランプしており、スイッチSW52はオフ、スイッチSW53はオフ、スイッチSW54はオンで端子TP4の電圧を維持電圧($-VS$)にクランプしており、電力回収用のスイッチSW55はオンまた

はオフ、スイッチSW56はオフである。

【0140】つぎに時刻T52においてスイッチSW56を閉じ、スイッチSW51、スイッチSW54を通して、コイルL51に電流を流しコイルL51にオーバーシュートを発生するためのエネルギーを蓄える。時刻T52～T53までの時間は約0.07 μ sである。

【0141】つぎに時刻T53において、スイッチSW51、SW54を開き、パネルの静電容量CP1に充電されていた電荷をスイッチSW56、ダイオードDD56、コイルL51を通して放電し、この閉回路に共振電流を流す。

【0142】つぎに時刻T54において端子TP3と端子TP4の間、すなわちパネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れる。これは時刻T52から時刻T53の間にコイルL51に蓄えられたエネルギーが放出されることにより発生する。パネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れるため、時刻T54以降、クランプ用のスイッチSW52、SW53をオンとして良い。

【0143】つぎに時刻T55において端子TP3と端子TP4の間、すなわちパネル容量CP1両端のオーバーシュート電圧は最大値となる。なお、この時刻T55以後は共振電流の向きが逆転するため、逆方向の共振電流が流れ続けないように、時刻T55以前にスイッチSW55は開いておく。時刻T53～T55までの時間は約0.2 μ sである。従来はクランプ防止用のダイオードDD52、DD53なしで動作したが、オーバーシュートを発生させるために本実施例ではこれらのダイオードを挿入することが必須となる。スイッチとして後述するFET(電界効果トランジスタ)を用いる場合、本体のスイッチ機能に対して並列に寄生ダイオードが付随するので、FETをスイッチ素子に用いる場合はこれらのダイオードDD52、DD53は必須となる。

【0144】時刻T55以降は、ダイオードDD56にソフトリカバリダイオードを使用しておけば、逆方向に弱い共振電流が流れ、時刻T56においてパネル容量CP1の両端の電圧差はVSに等しくなる。時刻T55～T56までの時間は約0.1 μ sである。

【0145】時刻T56において上記の弱い共振電流が流れ終わると、この時刻以前においてスイッチSW52、SW53を閉じておくことにより、端子TP3は維持パルス電圧(-VS)にクランプされ、端子TP4は零電圧にクランプされる。なおコイルL51にエネルギーが残っている場合は抵抗R51で消費される。

【0146】つぎに再度維持パルス電圧の極性を反転させる過程を説明する。まず時刻T57において、スイッチSW55を閉じ、スイッチSW52、SW53を通して、コイルL51に電流を流しコイルL51にオーバーシュートを発生するためのエネルギーを蓄える。時刻T

57～T58までの時間は約0.07 μ sである。

【0147】つぎに時刻T58において、スイッチSW52、SW53を開き、パネルの静電容量CP1に充電されていた電荷をスイッチSW55、ダイオードDD55、コイルL51を通して放電し、この閉回路に共振電流を流す。

【0148】つぎに時刻T59において端子TP3と端子TP4の間、すなわちパネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れる。これは時刻T57から時刻T58の間にコイルL51に蓄えられたエネルギーが放出されることにより発生する。パネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れるため、時刻T59以降、クランプ用のスイッチSW51、SW54をオンとして良い。

【0149】つぎに時刻T60において端子TP3と端子TP4の間、すなわちパネル容量CP1両端のオーバーシュート電圧は最大値となる。なお、この時刻T60以後は共振電流の向きが逆転するため、逆方向の共振電流が流れ続けないように、時刻T60以前にスイッチSW56は開いておく。時刻T58～T60までの時間は約0.2 μ sである。

【0150】従来はクランプ防止用のダイオードDD51、DD54なしで動作したが、オーバーシュートを発生させるために本実施例ではこれらのダイオードを挿入することが必須となる。スイッチとして後述するFET(電界効果トランジスタ)を用いる場合、本体のスイッチ機能に対して並列に寄生ダイオードが付随するので、FETをスイッチ素子に用いる場合はこれらのダイオードDD51、DD54は必須となる。

【0151】時刻T60以降は、ダイオードDD55にソフトリカバリダイオードを使用しておけば、逆方向に弱い共振電流が流れ、時刻T61においてパネル容量CP1の両端の電圧差はVSに等しくなる。時刻T60～T61までの時間は約0.1 μ sである。

【0152】時刻T61において上記の弱い共振電流が流れ終わると、この時刻以前においてスイッチSW51、SW54を閉じておくことにより、端子TP3は零電圧にクランプされ、端子TP4は維持パルス電圧(-VS)にクランプされる。なおコイルL51にエネルギーが残っている場合は抵抗R51で消費される。

【0153】この第5の実施例では負極性のパルス電圧を発生しているが、正極性のパルス電圧を発生することもできる。この場合は端子TP5に正極性の電源を接続し、さらにダイオードDD51～DD56の向きを反対にすればよい。

【0154】以上のようにダイオードDD55、DD56にソフトリカバリダイオードを用い、またコイルL51に並列にダンピング抵抗R51を接続するとともに、スイッチの動作タイミングを変更することによりオーバ

ーシュートのある維持パルス電圧波形を連続して生成することができるようになった。

【第6実施例】図7(a)は本発明の第6の実施例の基本回路図である。回路ブロックの構成は図18と同様であり、維持パルス発生回路48に本発明の第6の実施例のプラズマディスプレイパネルの駆動装置を適用する。本実施例は、第5の実施例の一部を変形したものである。よって、第5の実施例と異なる部分をより詳しく説明する。

【0155】この第6の実施例の基本回路を示す図7(a)を参照すると、第5の実施例で用いていたダンピング用の抵抗R51がなくなり、かわりにダンピング用のダイオードDD57、DD58(450V、3ADC定格のダイオードを各2個並列)が追加されている。また、この変更に対応してコイルL51の定格を変更する(インダクタンス0.3 μ Hを3個並列として合計0.1 μ Hで使用)とともにコイルL52が追加(インダクタンス0.3 μ Hを3個並列として合計0.1 μ Hで使用)されている。

【0156】図7(a)に示した回路の動作を図7(b)の電圧波形図を参照して説明すると、まず時刻T51においては、スイッチSW51はオンで端子TP3の電圧を零電圧にクランプしており、スイッチSW52はオフ、スイッチSW53はオフ、スイッチSW54はオンで端子TP4の電圧を維持電圧(-VS)にクランプしており、電力回収用のスイッチSW55はオンまたはオフ、スイッチSW56はオフである。

【0157】つぎに時刻T52においてスイッチSW56を閉じ、スイッチSW51、スイッチSW54を通して、コイルL52に電流を流しコイルL52にオーバーシュートを発生するためのエネルギーを蓄える。時刻T52~T53までの時間は約0.07 μ sである。

【0158】つぎに時刻T53において、スイッチSW51、SW54を開き、パネルの静電容量CP1に充電されていた電荷をスイッチSW56、ダイオードDD56、コイルL52を通して放電し、この閉回路に共振電流を流す。

【0159】つぎに時刻T54において端子TP3と端子TP4の間、すなわちパネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れる。パネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れるため、時刻T54以降、クランプ用のスイッチSW52、SW53をオンとして良い。

【0160】つぎに時刻T55においてパネル容量CP1の両端にはオーバーシュート電圧の最大値が現れる。時刻T55以後は共振電流の向きが逆転するため、逆方向の共振電流が流れ続けないように、時刻T55以前にスイッチSW55は開いておく。時刻T53~T55までの時間は約0.2 μ sである。

【0161】なお従来はクランプ防止用のダイオードDD52、DD53がなくても動作したが、オーバーシュートを発生させるために本実施例ではこれらのダイオードを挿入することが必須となる。

【0162】時刻T55以降は、ダイオードDD56にソフトリカバリダイオードを使用しておけば、逆方向に弱い共振電流が流れ、時刻T56においてパネル容量CP1の両端の電圧差はVSに等しくなる。時刻T55~T56までの時間は約0.1 μ sである。

【0163】時刻T56において上記の弱い共振電流が流れ終わると、この時刻以前においてスイッチSW52、SW53を閉じておくことにより、端子TP3は維持パルス電圧(-VS)にクランプされ、端子TP4は零電圧にクランプされる。

【0164】なおコイルL52に残ったエネルギーは時刻T55~T56の間にコイルL52に流れる電流の方向が、コイルL52からダイオードDD56に向けた方向であったことから、この方向に流れる電流として消費される。すなわち、コイルL52、ダイオードDD58、スイッチSW53の向きに、この閉回路に電流が流れ電力として消費される。

【0165】つぎに再度維持パルス電圧の極性を反転させる。まず時刻T57において、スイッチSW55を閉じ、スイッチSW52、SW53を通して、コイルL51に電流を流しコイルL51にオーバーシュートを発生するためのエネルギーを蓄える。時刻T57~T58までの時間は約0.07 μ sである。

【0166】つぎに時刻T58において、スイッチSW52、SW53を開き、パネルの静電容量CP1に充電されていた電荷をスイッチSW55、ダイオードDD55、コイルL51を通して放電し、この閉回路に共振電流を流す。

【0167】つぎに時刻T59においてパネル容量CP1の両端には維持電圧(-VS)を越えるオーバーシュート電圧が現れる。時刻T59以降、クランプ用のスイッチSW51、SW54をオンとして良い。

【0168】つぎに時刻T60においてパネル容量CP1の両端にはオーバーシュート電圧の最大値が現れる。時刻T60以後は共振電流の向きが逆転するため、逆方向の共振電流が流れ続けないように、時刻T60以前にスイッチSW56は開いておく。時刻T58~T60までの時間は約0.2 μ sである。

【0169】なお従来はクランプ防止用のダイオードDD51、DD54がなくても動作したが、オーバーシュートを発生させるために本実施例ではこれらのダイオードを挿入することが必須である。

【0170】時刻T60以降は、ダイオードDD55にソフトリカバリダイオードを使用しておけば、逆方向に弱い共振電流が流れ、時刻T61においてパネル容量CP1の両端の電圧差はVSに等しくなる。時刻T60~

T61までの時間は約 $0.1\mu s$ である。

【0171】時刻T61において上記の弱い共振電流が流れ終わると、この時刻以前においてスイッチSW51、SW54を閉じておくことにより、端子TP3は零電圧にクランプされ、端子TP4は維持パルス電圧(−VS)にクランプされる。

【0172】なおコイルL51に残ったエネルギーは時刻T60〜T61の間にコイルL51に流れる電流の方向が、コイルL51からダイオードDD55に向けた方向であったことから、この方向に流れる電流として消費される。すなわち、コイルL51、ダイオードDD57、スイッチSW51の向きに、この閉回路に電流が流れ電力として消費される。

【0173】この第6の実施例では負極性のパルス電圧を発生しているが、正極性のパルス電圧を発生することもできる。この場合は端子TP5に正極性の電源を接続し、さらにダイオードDD51〜DD58の向きを反対にすればよい。

【0174】以上のようにダイオードDD55、DD56にソフトリカバリダイオードを用い、またコイルL51、コイルL52の一端にダンピング用のダイオードDD57、DD58を接続するとともに、スイッチの動作タイミングを変更することによりオーバーシュートのある維持パルス電圧波形を連続して生成することができるようになった。

【0175】なお以上の実施例で用いたスイッチとしては、図8に示す製品を使うことができる。図8(a)はNチャンネルのFET(電界効果トランジスタ)、図8(b)はPチャンネルのFET、図8(c)はNPN型のバイポーラトランジスタ、図8(d)はPNP型のバイポーラトランジスタである。あるいはこれ以外のスイッチ素子(真空管、サイリスタなど)を用いてもよい。

【0176】また本実施例を用いて駆動する対象は3電極型のACメモリー型プラズマディスプレイパネルにかぎらず、対向放電型のACプラズマディスプレイパネルや、DC型のプラズマディスプレイパネルの駆動にも用いることができる。

【0177】

【発明の効果】以上説明したように、本発明によれば効率よく電力回収を行いながら、高効率の駆動波形を用いてプラズマディスプレイパネルの駆動を行うことができるので、プラズマディスプレイパネルの駆動を行うのに必要な消費電力をさらに低減できる。

【図面の簡単な説明】

【図1】(a)は本発明の第1の実施例の回路図、(b)は本発明の第1の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図2】(a)は本発明の第2の実施例の回路図、(b)は本発明の第2の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図3】(a)は本発明の第3の実施例の回路図、(b)は本発明の第3の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図4】(a)は本発明の第4の実施例の回路図、(b)は本発明の第4の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図5】ソフトリカバリダイオードの特性を説明する図である。

【図6】(a)は本発明の第5の実施例の回路図、(b)は本発明の第5の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図7】(a)は本発明の第6の実施例の回路図、(b)は本発明の第6の実施例の回路の各スイッチの動作と電圧波形を示す図である。

【図8】スイッチ素子の例である。

【図9】本発明の適用対象である公知のACメモリー・面放電型プラズマディスプレイパネルの構造を示す図で(a)は平面図、(b)はx-x'断面図である。

【図10】図9に示したACメモリー・面放電型プラズマディスプレイパネルの電極配置図である。

【図11】サブフィールド法による駆動シーケンスの説明図である。

【図12】ACメモリー・面放電型プラズマディスプレイパネルの駆動波形の1例である。

【図13】ACメモリー・面放電型プラズマディスプレイパネルの駆動回路のブロック図である。

【図14】維持パルスを発生するための従来の電力回収回路付きの維持パルス発生回路の基本構成図である。

【図15】図14の動作説明のためのタイミングを示した図である。

【図16】ACメモリー・面放電型プラズマディスプレイパネルの駆動回路の第2の従来例である。

【図17】図16の動作説明のためのタイミングを示した図である。

【図18】ACメモリー・面放電型プラズマディスプレイパネルの駆動回路の第3の従来例のブロック図である。

【図19】維持パルスを発生するための従来の電力回収回路付きの維持パルス発生回路の第3の従来例の基本構成図である。

【図20】図19の動作説明のためのタイミングを示した図である。

【図21】プラズマディスプレイパネルを高効率で駆動する駆動波形の例である。

【符号の説明】

10 プラズマディスプレイパネル

11 第1絶縁基板

12 第2絶縁基板

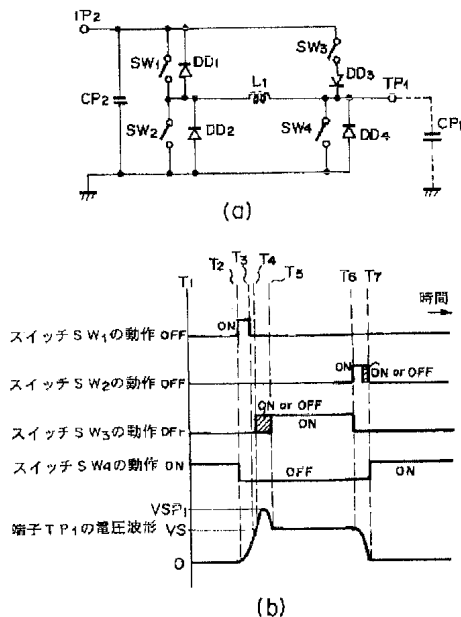
13a, C1, C2, ..., Cm 維持電極

13b, S1, S2, ..., Sm 走査電極

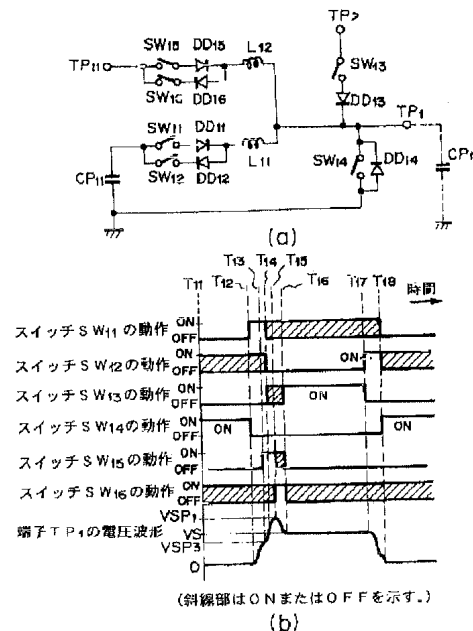
- 13c 金属電極
- 14, D1, D2, ..., D_{n-1}, D_n 列電極
- 15 放電ガス空間
- 16 隔壁
- 17 蛍光体
- 18a, 18b 絶縁層
- 19 保護層
- 20 画素
- 21 シール部
- 31, 32 維持パルス
- 33 走査パルス
- 34 データパルス
- 35 消去パルス
- 36 予備放電パルス
- 37 予備放電消去パルス
- 41 画素群
- 42 予備放電パルス発生回路
- 43 維持側維持パルス発生回路
- 44 消去パルスなどの発生回路
- 45 走査パルス発生回路
- 46 走査側維持パルス発生回路

- 47 混合回路
- 48 維持パルス発生回路
- CP1 プラズマディスプレイパネルの等価静電容量
- CP2, CP11, CP21, CP31, CP101, CP111コンデンサ
- CP102 外部静電容量
- DD1~DD4, DD11~DD16, DD21~DD25, DD31~DD35, DD51~DD58, DD101~DD104, DD111~DD114, DD125, DD126 ダイオード
- L1, L11, L12, L21, L31, L51, L52, L101, L111, L121 コイル
- R31, R51 抵抗
- SW1~SW4, SW11~SW16, SW21~SW24, SW31~SW34, SW51~SW56, SW101~SW104, SW111~SW114, SW121~SW126 スイッチ
- SF1~SF6 サブフィールド
- TP1~TP5, TP11, TP21, TP22, TP31 端子

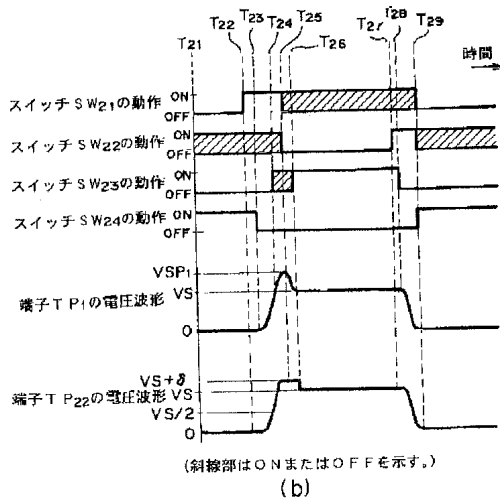
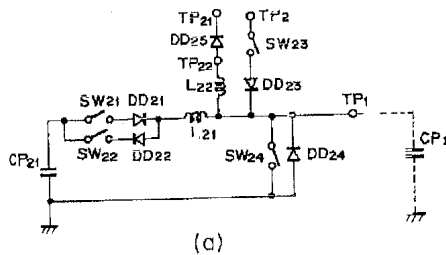
【図1】



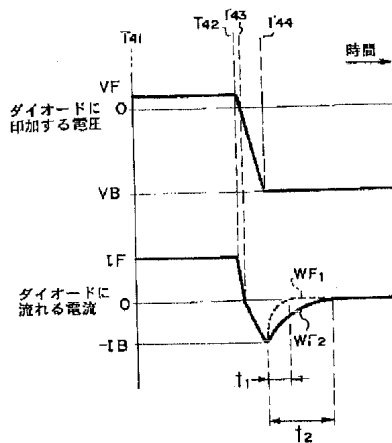
【図2】



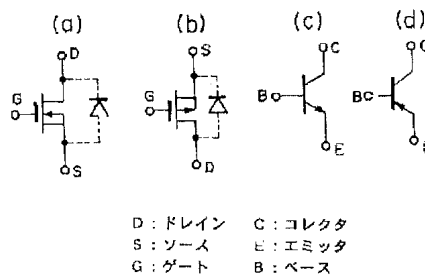
【図3】



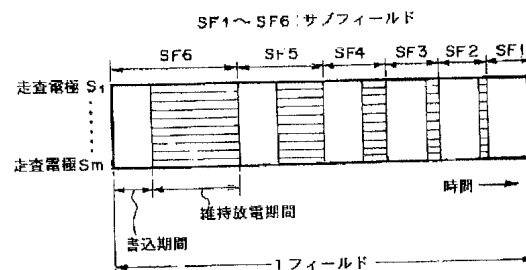
【図5】



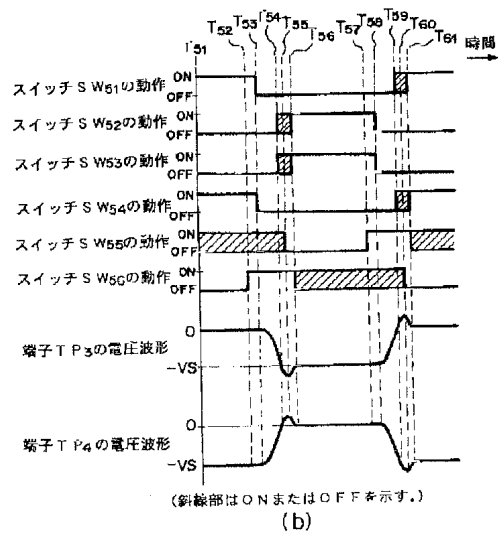
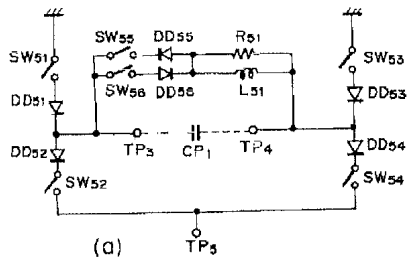
【図8】



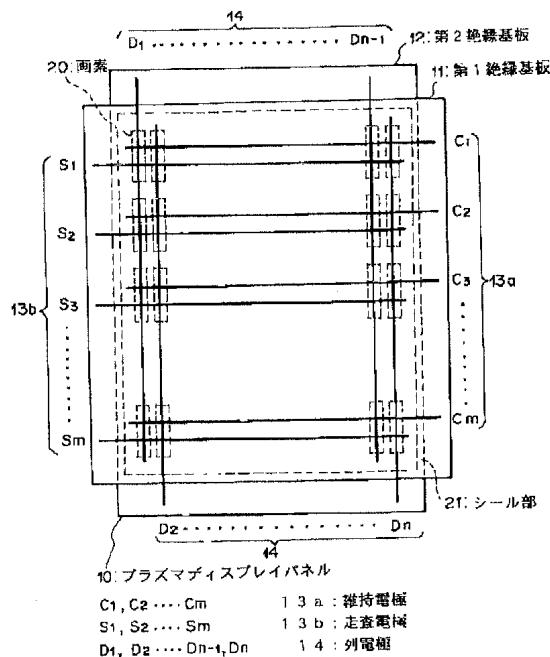
【図11】



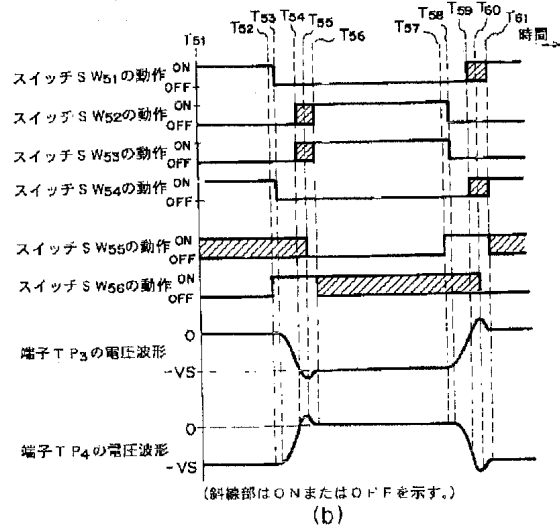
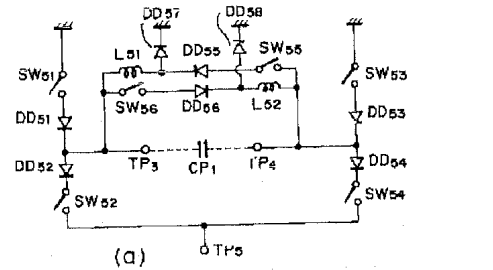
【図6】



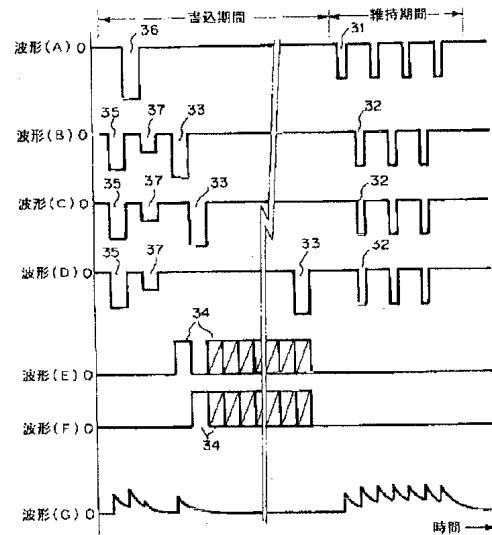
【図10】



【図7】

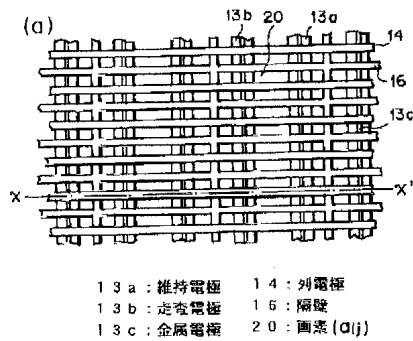


【図12】

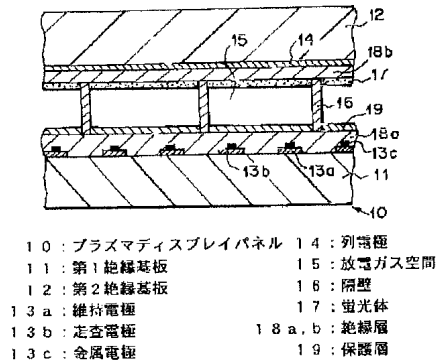


- 31, 32: 維持パルス
 33: 走査パルス
 34: プレートパルス
 35: 消去パルス
 36: 予備放電パルス
 37: 予備放電消去パルス
 38: 維持電極C1, C2, ..., Cmに印加する電圧波形
 39: 走査電極S1に印加する電圧波形
 40: 走査電極S2に印加する電圧波形
 41: 走査電極Smに印加する電圧波形
 42: 列電極D1に印加する電圧波形
 43: 列電極D2に印加する電圧波形
 44: 画素a11の発光波形

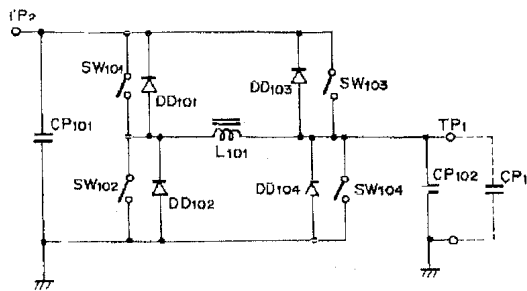
【図9】



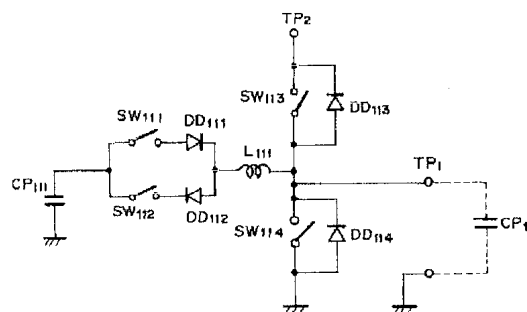
(b)



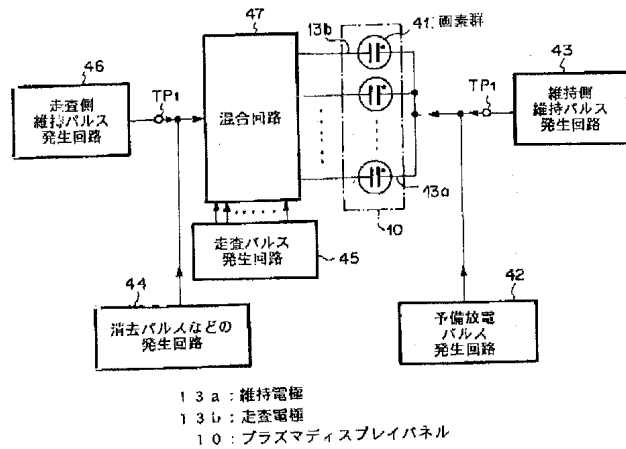
【図14】



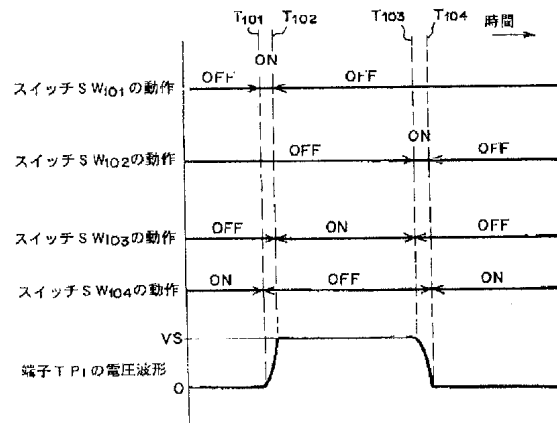
【図16】



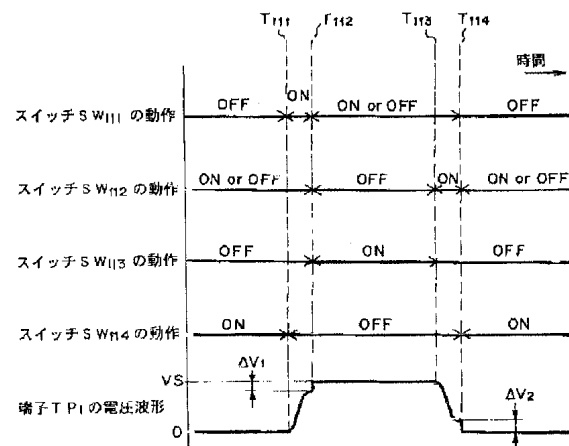
【図13】



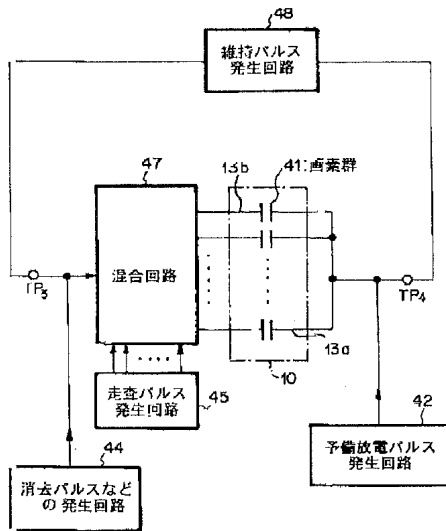
【図15】



【図17】

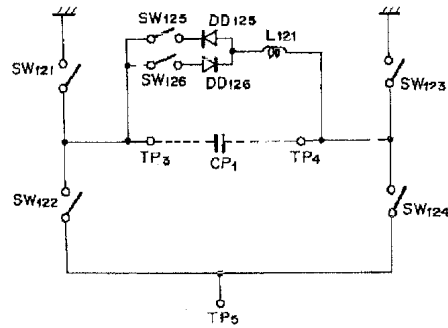


【図18】

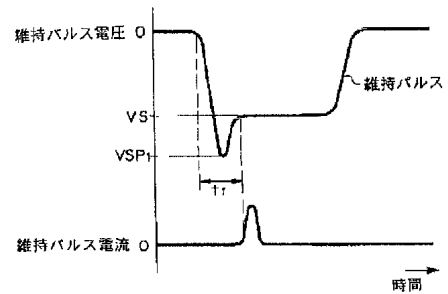


13a: 維持電極
13b: 走査電極
10: プラズマディスプレイパネル

【図19】



【図21】



【図20】

